



# Обеспечение и подтверждение устойчивости бортовой аппаратуры к одиночному тиристорному эффекту

А.Б. Напалкова, М.М. Новикова, А.А. Печенкин, А.Н. Цирков,  
А.В. Яненко

Андрей Викторович Яненко, к.т.н.  
технический директор АО «ЭНПО СПЭЛС», [avyan@spels.ru](mailto:avyan@spels.ru)  
ведущий научный сотрудник ЦЭПЭ НИЯУ МИФИ



НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ ЯДЕРНЫЙ  
УНИВЕРСИТЕТ «МИФИ»

АО «ЭНПО СПЭЛС»

10-я Международная конференция «Достижения Китайской электронной промышленности в производстве высоконадежной ЭКБ для применения в космической промышленности», г. Москва, ИКИ РАН, 20 мая 2025 г.

# Содержание

---

1. Особенности одиночного ТЭ в КМОП ИС
2. Методы защиты от ТЭ
3. Обеспечение устойчивости к одиночному ТЭ. Информация для проектирования защиты от ТЭ.
4. Проверка эффективности защиты от ТЭ
5. Общий подход при обеспечении и подтверждении устойчивости к одиночному ТЭ

# Особенности одиночного ТЭ в КМОП ИС

## Причины возникновения

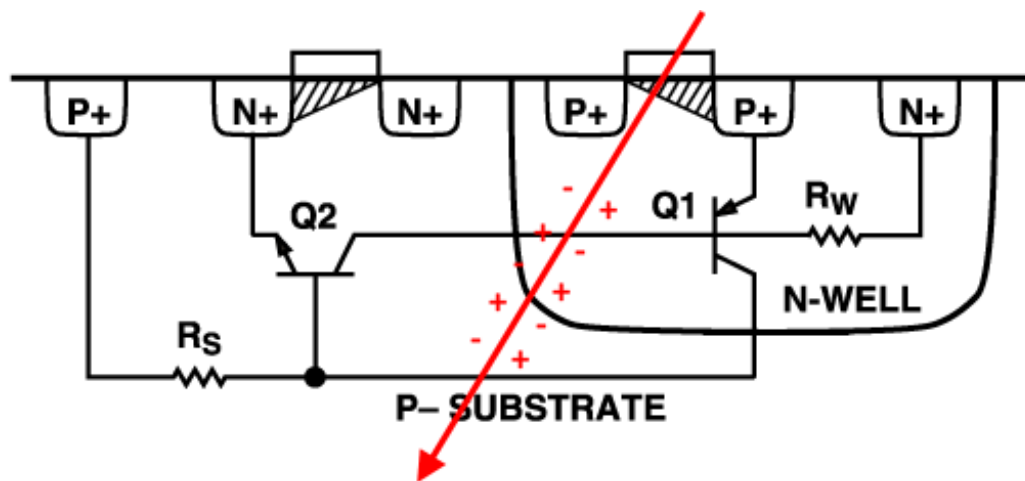
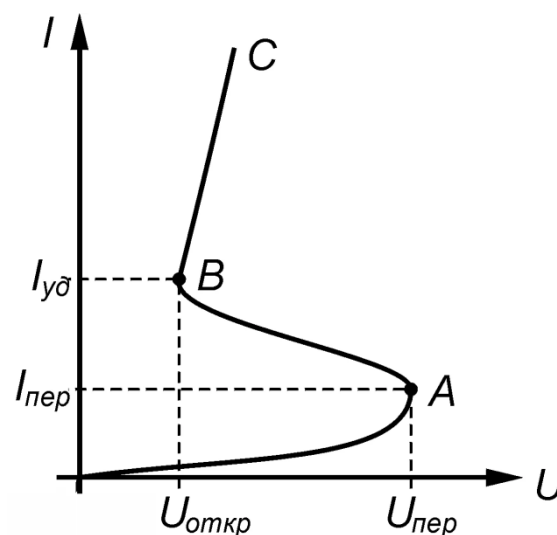
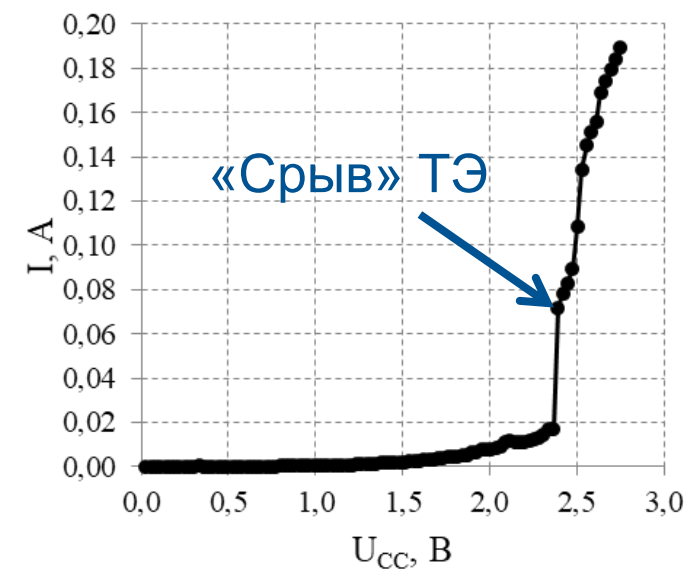


Схема паразитной тиристорной структуры в объемных КМОП ИС



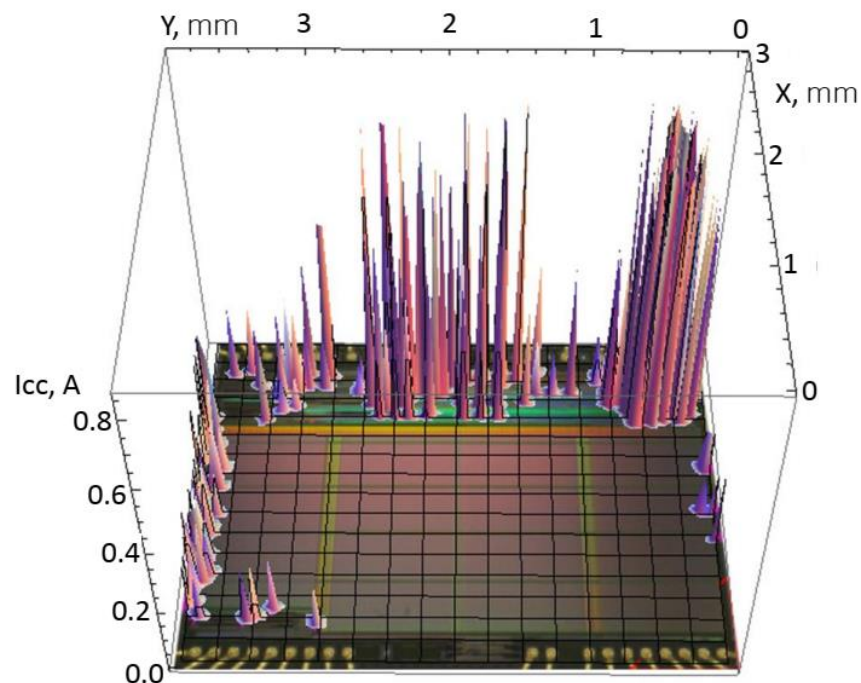
ВАХ ТС. Справа – экспериментальная ВАХ отдельной ТС



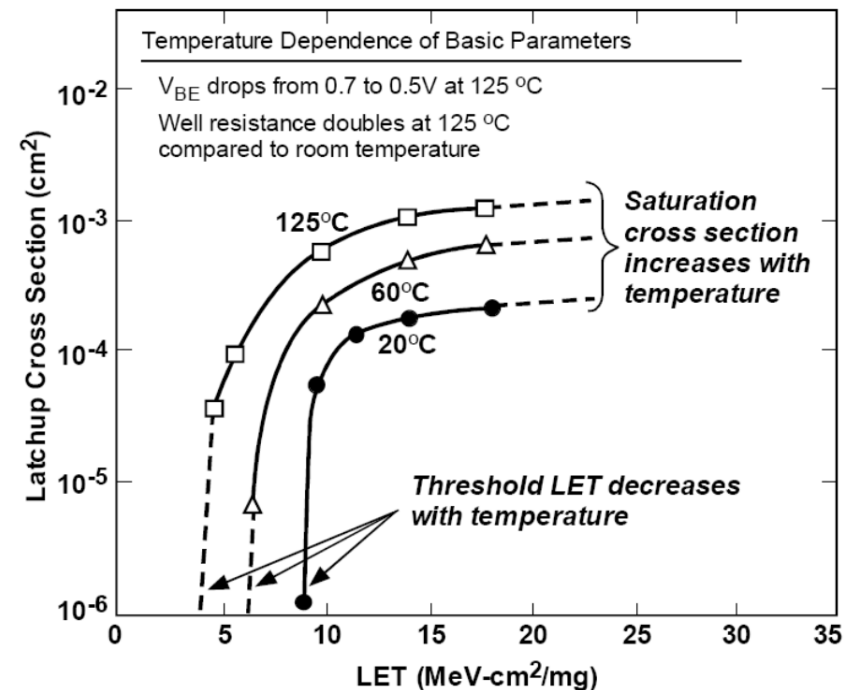
Одиночный тиристорный эффект (ТЭ) проявляется в шунтировании питания отдельной тиристорной структурой (ТС), обладающей конечным сопротивлением в открытом состоянии, напряжениями и токами удержания или «срыва» включенного состояния.

# Особенности одиночного ТЭ в КМОП ИС

## Вариативность параметров



Распределение токов питания в состоянии ТЭ у кристалла ФЛЭШ-памяти



Зависимость параметров чувствительности к воздействию ТЗЧ по одиночному ТЭ от температуры

Ток в состоянии ТЭ будет зависеть от напряжения питания, а включение ТС при воздействии ТЗЧ – от температуры и напряжения питания

# Особенности одиночного ТЭ в КМОП ИС КО вследствие ТЭ

Принято считать, что одиночный ТЭ это «обратимый» отказ. Это не всегда так. ТЭ может приводить к катастрофическому отказу (КО) даже если его парировать.

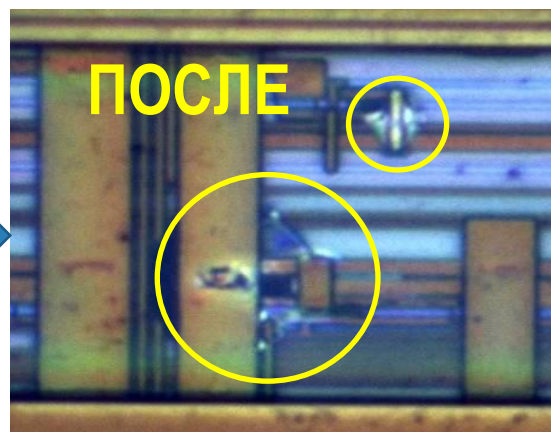
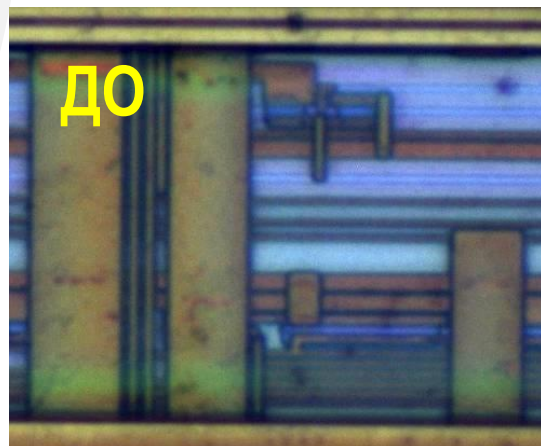


Фото участка ПЛИС до ТЭ и после парирования ТЭ за время больше 100 мкс



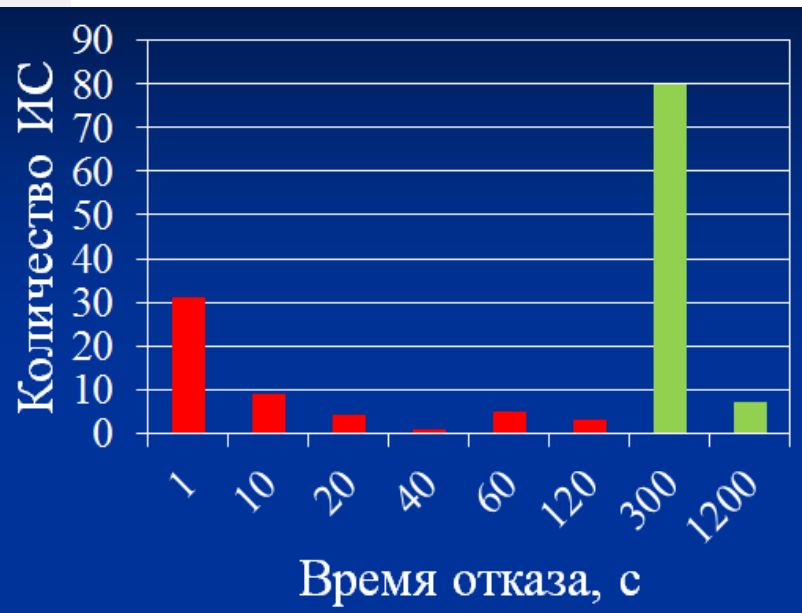
Причина отказа – расплавление проводников при больших плотностях токов [1] из-за однократных или нескольких ТЭ

**Катастрофический отказ при ТЭ обусловлен разрушением внутренних проводников в кристалле при превышении предельной для них плотности тока**

[1] H.N. Becker, T.F. Miyahira, A.H. Johnson, Latent Damage in CMOS Devices from Single-Event Latch up, Jet Propulsion Laboratory, California Institute of Technology // 2002 Single Event Effects Symposium.

# Особенности одиночного ТЭ в КМОП ИС

## Индивидуальность проявления в каждой ИС



- ❖ В кристалле ИС может быть множество тиристорных структур с различными параметрами (ВАХ, параметры чувствительности (ПЧ) к воздействию ТЗЧ)
- ❖ Тиристорный эффект может:
  - сопровождаться разными токами в состоянии ТЭ;
  - вызывать или не вызывать нарушение работоспособности (частичное или полное);
  - приводить или не приводить к КО
  - Обрыв питания не всегда приводит к снижению напряжения на шине питания ниже напряжения удержания (из-за «подпитки» по входам), требуется применение дополнительных коммутаторов для снижения потенциала на шине питания

Результаты исследований сохранения работоспособности различных микросхем после выдержки в состоянии ТЭ

отказ

сохранение работоспособности

# Методы защиты от ТЭ

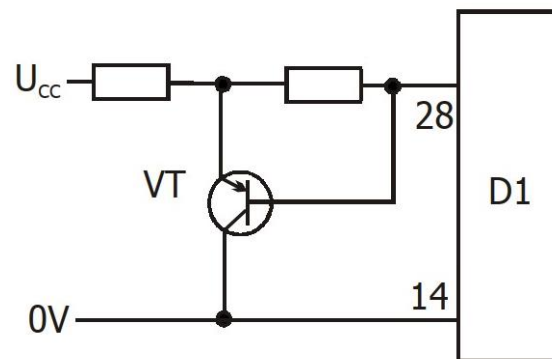
Метод	Реализация	Особенности
Ограничение тока питания*	Резистор в цепи питания. Схемы ограничения тока.	Простая схемотехника. Очень высокое быстродействие, снижение риска «быстрого» КО от ТЭ. Подавление (срыв) ТЭ при определенных условиях. <b>НЕ ПАРИРУЕТ ТЭ в общем случае.</b>
Контроль тока питания с ограничением и отсечкой*	Специализированные микросхемы защиты от ТЭ	Настраиваемый, но <b>фиксированный порог ограничения/срабатывания защиты</b> . Двухфакторный контроль ТЭ (сторожевые таймеры): <b>1469TKXXX</b> . <b>Оптимальное соотношение функционал/затраты, достаточно высокое быстродействие.</b>
Интеллектуальный контроль тока питания* и ФК	Микропроцессорное ядро и распределенные измерительные датчики тока	Автоматическая компенсация дрейфа тока питания. Возможность реализации сторожевых таймеров и телеметрии. Достаточно высокое быстродействие. Многоканальность. <b>Сложная схемотехника.</b>
Системное парирование	Анализ телеметрии	Анализ корректности работы отдельных блоков аппаратуры и управление их питанием. <b>Наименьшее быстродействие.</b>

\* нужна информация о характеристиках тиристорных структур

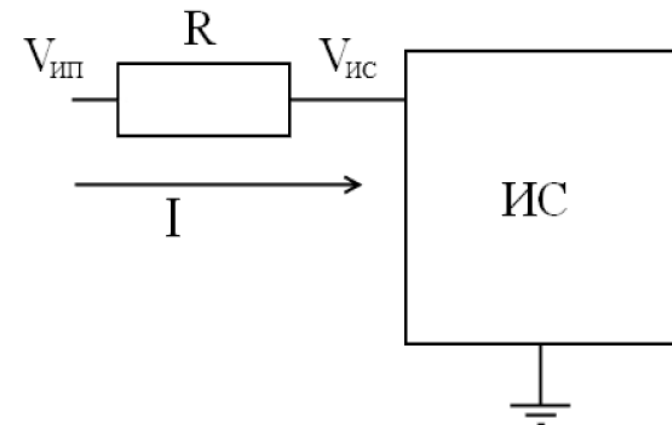
# Методы защиты от ТЭ

## Ограничение тока питания

- ✓ Простая схемотехника
  - ❑ Минимальные аппаратные затраты
- ✓ Ограничение тока питания
  - ❑ Снижение риска КО
  - ❑ Срыв ТЭ (при определенных условиях)
- ✓ НЕТ Отключение питания нагрузки – необходимо сочетание с системотехническими методами
  - ❑ Наибольшее быстродействие



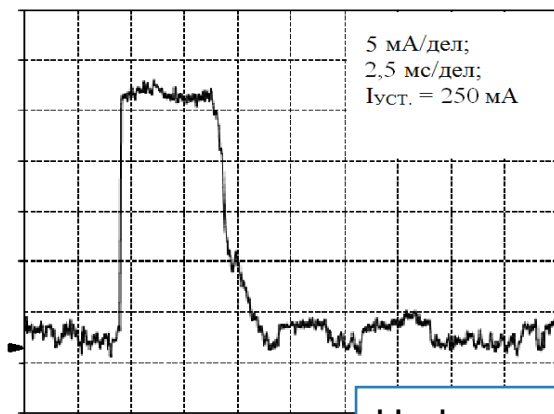
D1 - микросхема  
VT - транзистор 2Т313Б  
ШЫ0.336.049-ТУ  
R1 - резистор МЛТ-0,5 - 10 Ом±5%  
R2 - резистор МЛТ-0,125 - 30 Ом±5%



# Методы защиты от ТЭ

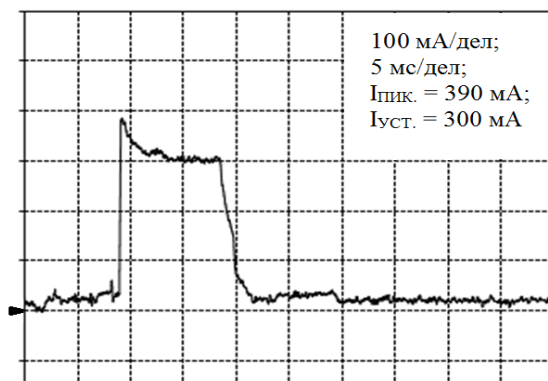
## Противодействие быстрым отказам

В некоторых случаях, предотвратить «быстрый» отказ при ТЭ можно введением последовательного резистора в цепь питания, который снижает начальный выброс тока потребления.

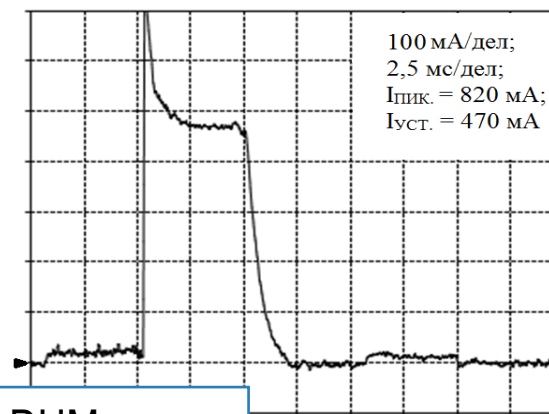


Цифровая развязка Analog Device серии ADUM

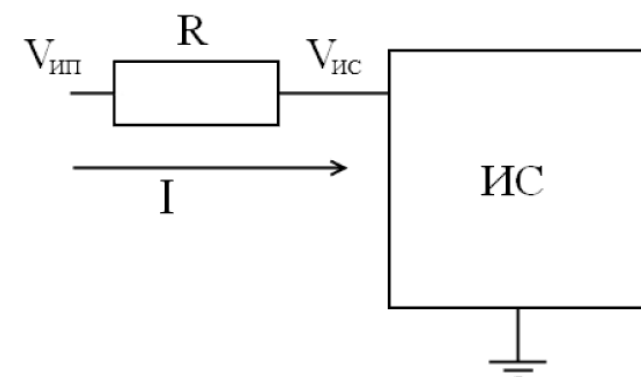
$R_{OГР} = 20 \text{ Ом}$   
КО нет



$R_{OГР} = 10 \text{ Ом}$   
КО нет



$R_{OГР} = 0 \text{ Ом}$   
КО ЕСТЬ



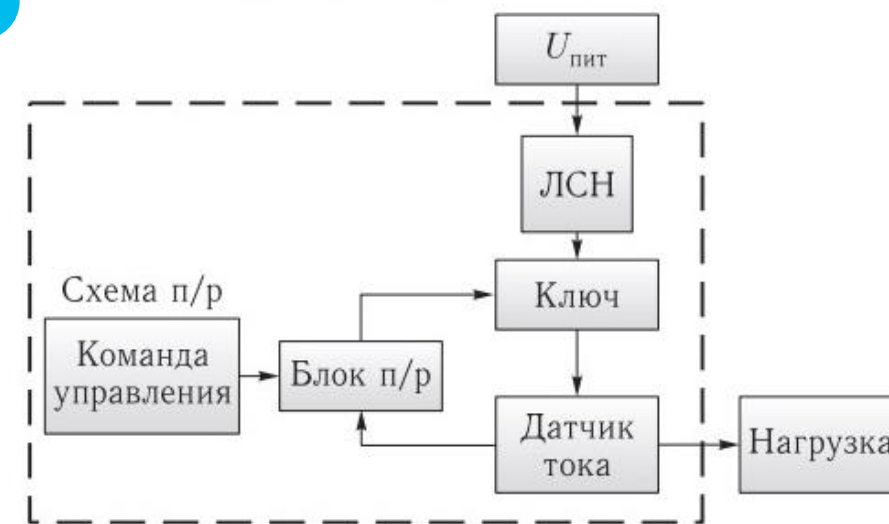
Резистор в цепи питания –  
«мгновенная» схема  
защиты

Если падение напряжения на резисторе приведет к снижению питания ниже напряжения удержания тиристорной структуры, то произойдет срыв ТЭ.

# Методы защиты от ТЭ

## Специализированные схемы защиты от ТЭ

- ✓ Выявление ТЭ - датчик тока
  - ❑ **Настраиваемый фиксированный порог срабатывания (по току нагрузки): не все ТЭ парируются**
- ✓ Ограничение тока нагрузки
  - ❑ **Снижение риска КО**
- ✓ Отключение питания нагрузки – встроенный ключ (настраиваемая задержка срабатывания для игнорирования переходных процессов при включении питания)
  - ❑ **Достаточно высокое быстродействие (~мс)**



Типичная блок-схема защиты

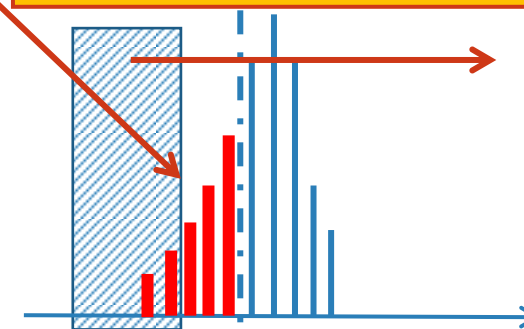
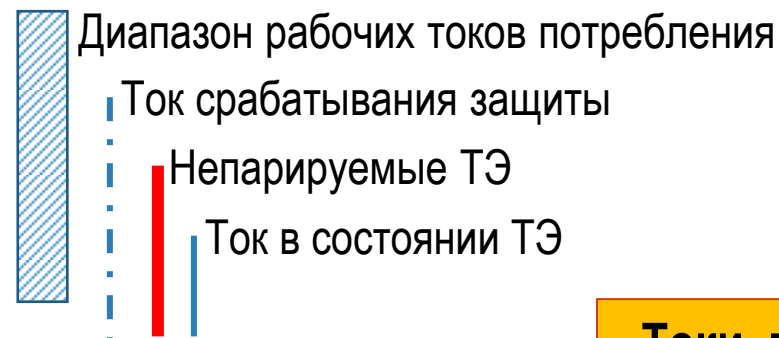
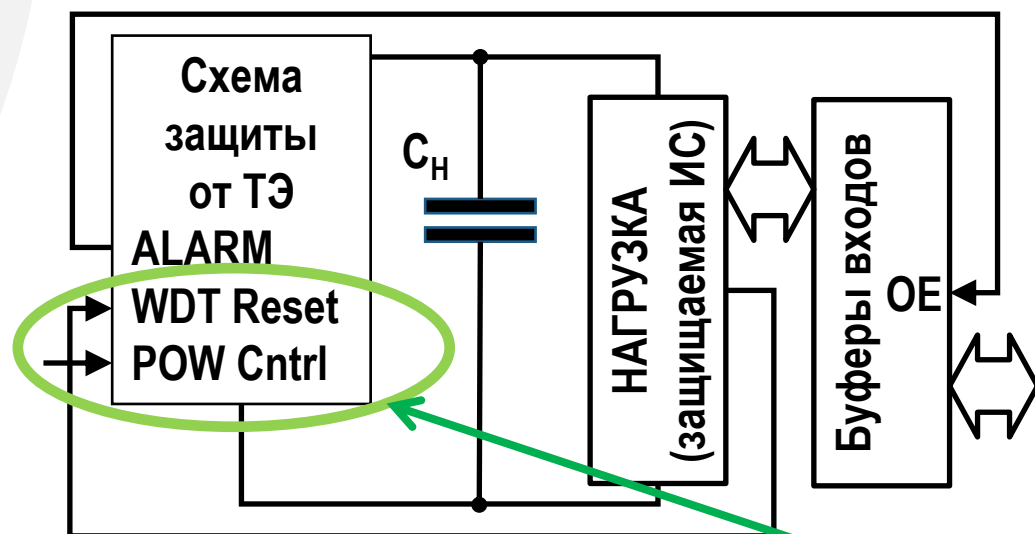
### Отечественные:

- 1469TK025, 1469TK035 (НПК "Технологический центр")
  - Схема защиты на 1114СК1У (Н.Н. Петух, АО «Российские космические системы»)
- Зарубежные: 3DPM0168 («3D PLUS»)

# Методы защиты от ТЭ

При фиксированном пороге срабатывания защиты существует возможность развития непарированных ТЭ

Режимные токи могут расти со временем от поглощенной дозы



Токи в состоянии ТЭ могут быть меньше рабочих токов из-за изменения режима работы

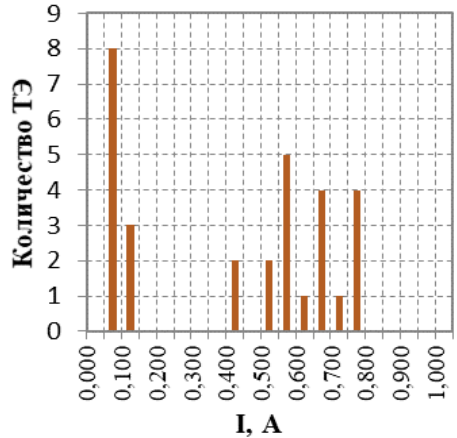
Двух-факторная защита срабатывает при потере функционирования при ТЭ (реализуется, например, на ИС 1469TK015 и 1469TK025)

**Возможное решение проблемы «непарированных» ТЭ – введение дополнительного фактора для срабатывания защиты – по контролю функционирования.**

# Обеспечение устойчивости к одиночному ТЭ

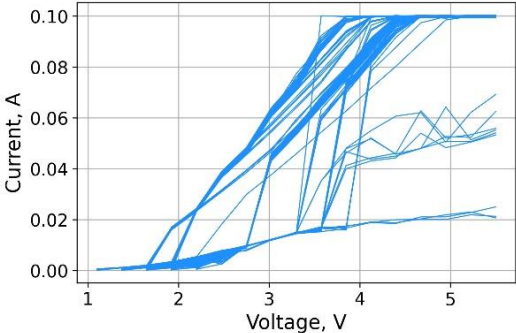
## Информация для проектирования защиты от ТЭ

Кроме параметров чувствительности к воздействию ТЗЧ по одиночному ТЭ, которые нужны для прогнозирования частоты одиночных ТЭ в конкретных условиях применения, в ходе испытаний необходимо получить данные для проектирования защиты от ТЭ

Данные	На что влияет	Сфокусированное лазерное излучение	Ускоритель ионов
Распределение токов питания в состоянии ТЭ	Выбор уровня ограничения/отсечки тока питания	 <p>Получение гистограммы распределения токов в состоянии ТЭ для всех ТС в кристалле</p>	<p><b>Неполная информация из-за вынужденного ограничения тока питания.</b></p> <p><b>Нет гарантии включения всех (100%) тиристорных структур.</b></p>

# Обеспечение устойчивости к одиночному ТЭ

## Информация для проектирования защиты от ТЭ

Данные	На что влияет	Сфокусированное лазерное излучение	Ускоритель ионов
<p>Параметры тиристорных структур (ТС): ВАХ, напряжение (ток) удержания</p>	<p>Выбор длительности фазы отключения питания для гарантированного выключения тиристорных структур</p>	 <p>Возможно получения семейства характеристик для всех ТС в кристалле</p>	<p><b>Не рекомендуется, так как увеличивает время в состоянии ТЭ.</b></p> <p><b>Нет гарантии включения всех (100%) тиристорных структур.</b></p>
<p>Возможность быстрого КО (за время срабатывания системы защиты)</p>	<p>Выбор максимального допустимого времени срабатывания</p>	<p>Возможность локализации критичных ТС и оценки сечения насыщения «быстрого» КО. Выявление «латентных» КО за счет многократных воздействий.</p>	<p>Прямое получение параметров чувствительности «быстрого» КО при работе схемы парирования.</p>

# Обеспечение устойчивости к одиночному ТЭ

## Информация для проектирования защиты от ТЭ

Данные	На что влияет	Сфокусированное лазерное излучение	Ускоритель ионов
Возможность «подпитки по входам» во время отключения питания	Необходимость установки дополнительных элементов (буферов или резисторов) по входам и дополнительных ключей коммутации питания	Возможность детального изучения поведения ЭКБ в состоянии ТЭ для всех тиристорных структур	<b>Нет гарантии включения всех (100%) тиристорных структур.</b>  <b>Прочие технические сложности.</b>
Сохранение работоспособности (функционирования) в состоянии ТЭ	Возможность использования второго фактора для детектирования состояния одиночного ТЭ, когда ток ТЭ ниже порога.		

# Проверка эффективности защиты от ТЭ

- ❖ Теоретический анализ (без экспериментальной проверки) или эмуляцией возрастания тока питания (шунт в цепи питания защищаемой микросхемы)... **ДОПУСТИМО ТОЛЬКО В СЛУЧАЕ ЕСЛИ** ранее экспериментально подтверждено (при проверке 100% ТС в кристалле), что...
  - Токи питания в состоянии ТЭ заведомо больше чем ток срабатывания схемы защиты
  - Отсутствует «подпитка» ТС по входам
  - В состоянии ТЭ функционирование нарушается (при использовании ФК)
  - При срабатывании защиты напряжение питания упадет ниже напряжения удержания

**Невозможно эмулировать возникновение ТЭ в защищаемой микросхеме без непосредственного воздействия на ее кристалл и включения отдельных тиристорных структур. Исключение – все токи ТЭ существенно выше рабочих токов.**

**Требуется экспериментальная проверка с применением разработанной схемы защиты и воздействием на защищаемую микросхему (необходимо вызвать в ней ТЭ)**

# Проверка эффективности защиты от ТЭ

- ❖ Экспериментальная проверка (подтверждение эффективности) разработанной защиты от ТЭ с воздействием на защищаемую микросхему (необходимо вызвать в ней ТЭ)

Экспериментальную проверку эффективности защиты нужно проводить:

- ❖ в схеме включения, приближенной к аппаратуре;
- ❖ в диапазоне напряжений питания от минимальных до максимальных;
- ❖ при максимальной рабочей температуре защищаемой микросхемы;

Схема парирования не должна срабатывать самопроизвольно при включении питания.

Причины непарлируемых ТЭ:

- ❖ Ток ТЭ ниже порога;
- ❖ Напряжение питания в фазе отключения выше напряжения удержания ТС (защелкивание)

В ходе эксперимента требуется:

- ❖ выявить соотношение парлируемых и непарлируемых ТЭ
- ❖ при необходимости изменить параметры схемы для снижения % непарлируемых ТЭ;
- ❖ для непарлируемых ТЭ проверить сохранение работоспособности при длительной выдержке в состоянии ТЭ (обычное требование - 5 минут);
- ❖ при необходимости определить параметры чувствительности по «быстрому» КО.

# Методы подтверждения эффективности защиты ускорители ионов VS лазерные установки

Возможность...	Ускорители ионов	Лазерные испытательные установки
..проверки характеристик всех ТС на кристалле	Ограничения (время парирования ТЭ)	Все ТС включаются одна за другой, каждая проверяется
...воздействия с ЛПЭ не менее заданного требованиями	Да	Да, воздействие с эквивалентным ЛПЭ в области насыщения зависимости сечения ТЭ от ЛПЭ ионов (включаем все ТС)
...выдержки в состоянии ТЭ любое заданное время	как правило, не более 5 минут*	Любое разумное время, были случаи 12 часов, 1 сутки
...локализации воздействия и аномальных ТС на кристалле	Нет	Информация может быть использована для верхней оценки сечения насыщения
...прямая оценка ПЧ по КО со схемой защиты	Да**	Не эффективно

\* С учетом невозможности включения всех ТС на кристалле может получиться ложно-положительный результат. Дополнительное время на каждую проверку = +20...30 мин

\*\* Может требовать значительного времени – плотность потока ионов требуется устанавливать так, чтобы  $\nu_{ТЭ} \ll 1/T_{ср.защ.}$

# Пример. Эксперимент на лазерной установке для проверки двух-факторной схемы парирования ТЭ

Лазерные испытательные установки позволяют решить все поставленные задачи

Система защиты ЭКБ от ТЭ

Защита по ФК

Защита по току

защищаемая  
ИС

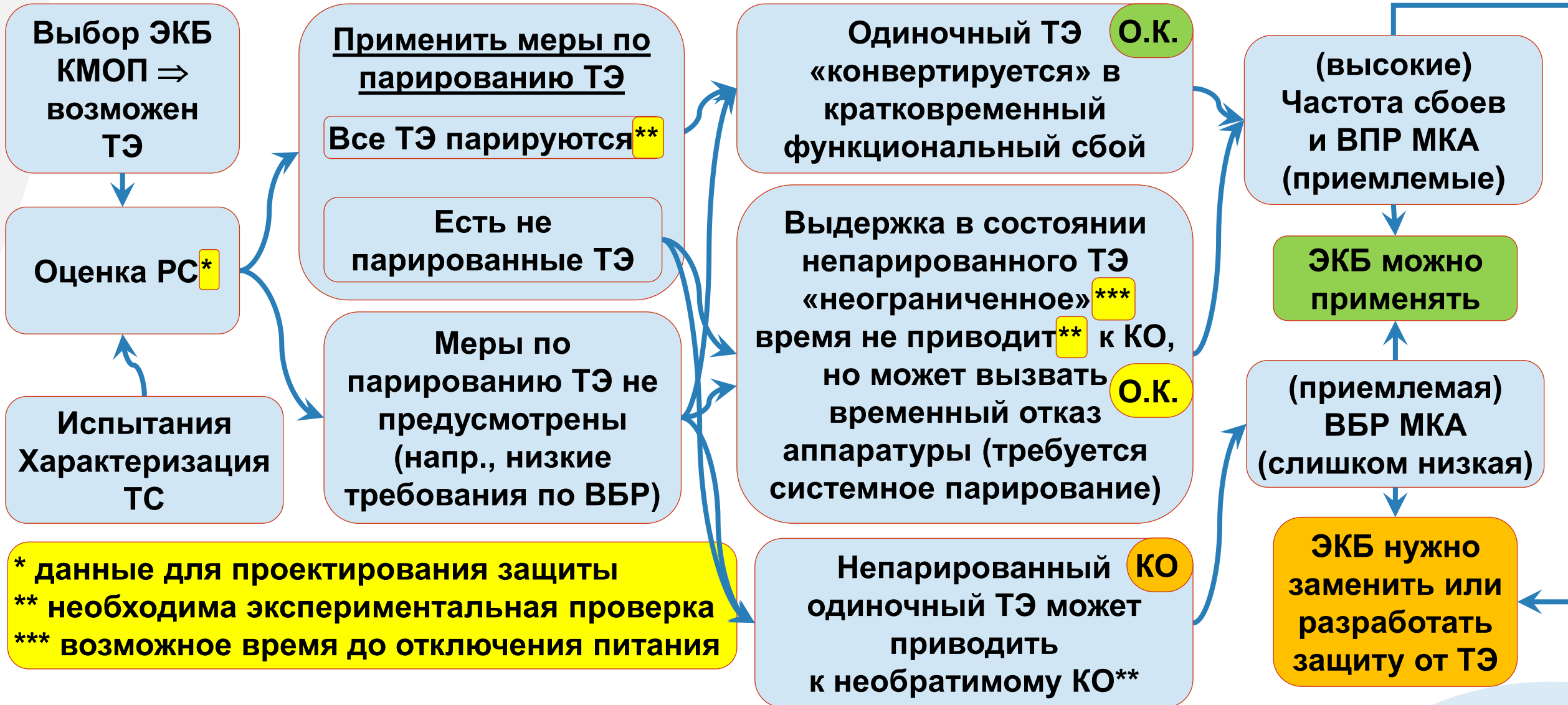
Система защиты от ТЭ  
лазерного стенда

Контроль питания

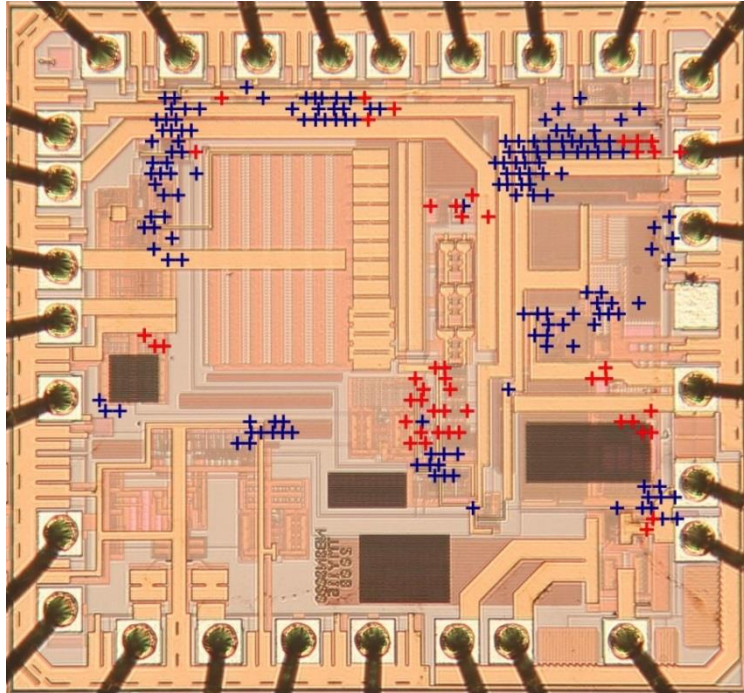
Система управления  
воздействиями и  
регистрацией данных

Контроль срабатывания  
защиты

# Общий подход при обеспечении и подтверждении устойчивости к одиночному ТЭ



# Пример. Эксперимент на лазерной установке для проверки двух-факторной схемы парирования ТЭ



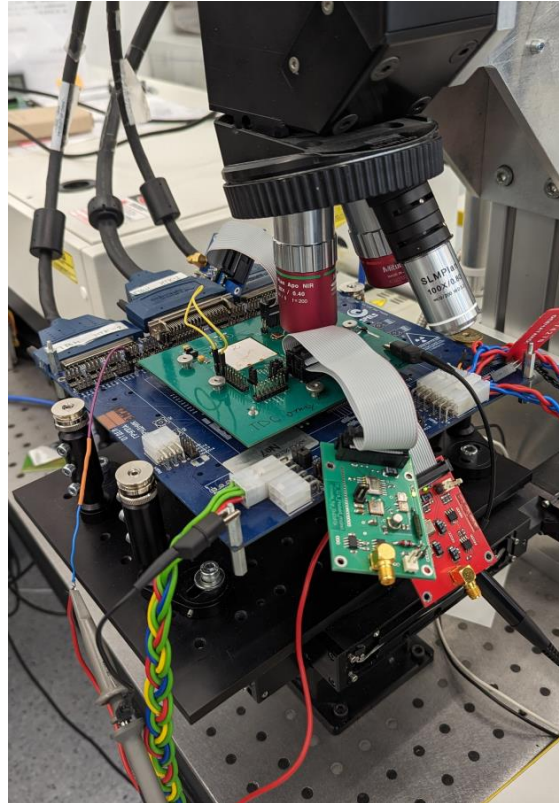
Распределение парируемых ТЭ

в умножителе частоты

69% - по току потребления

30% - по контролю функционирования

1% (1 ТЭ) - не парирован ( $L_{th} > 70 \text{ МэВ}\cdot\text{см}^2/\text{мг}$ )

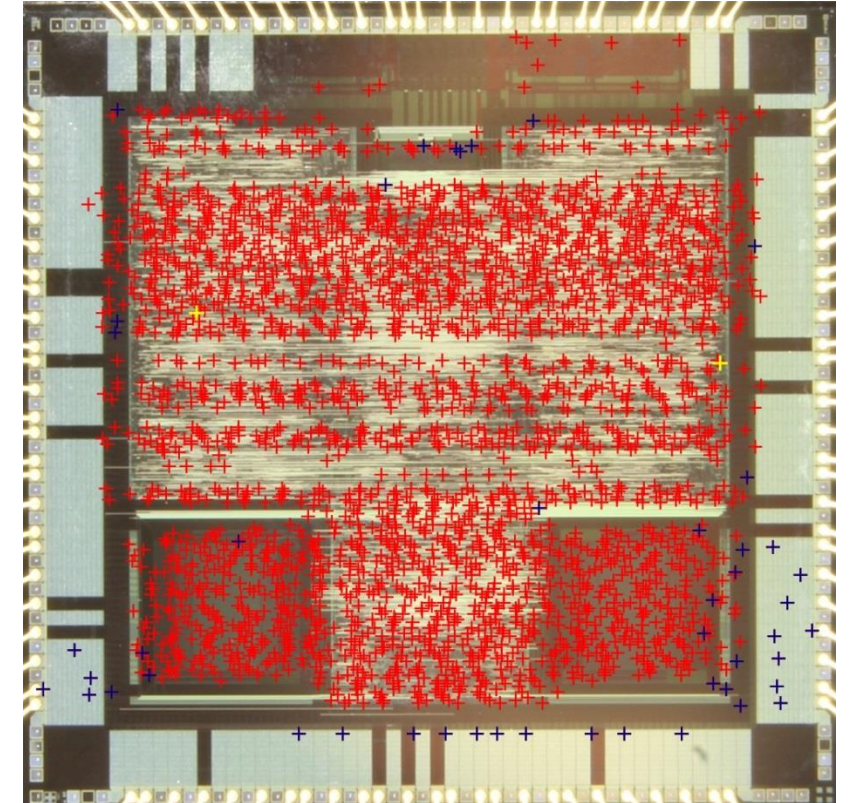


Распределение ТЭ в микросхеме коррелятора

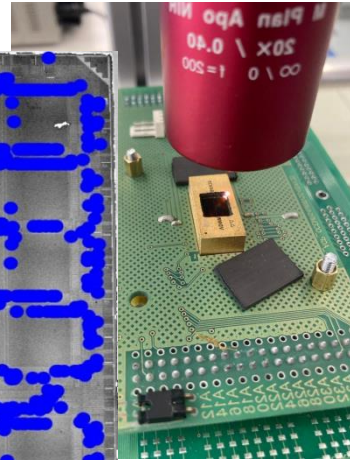
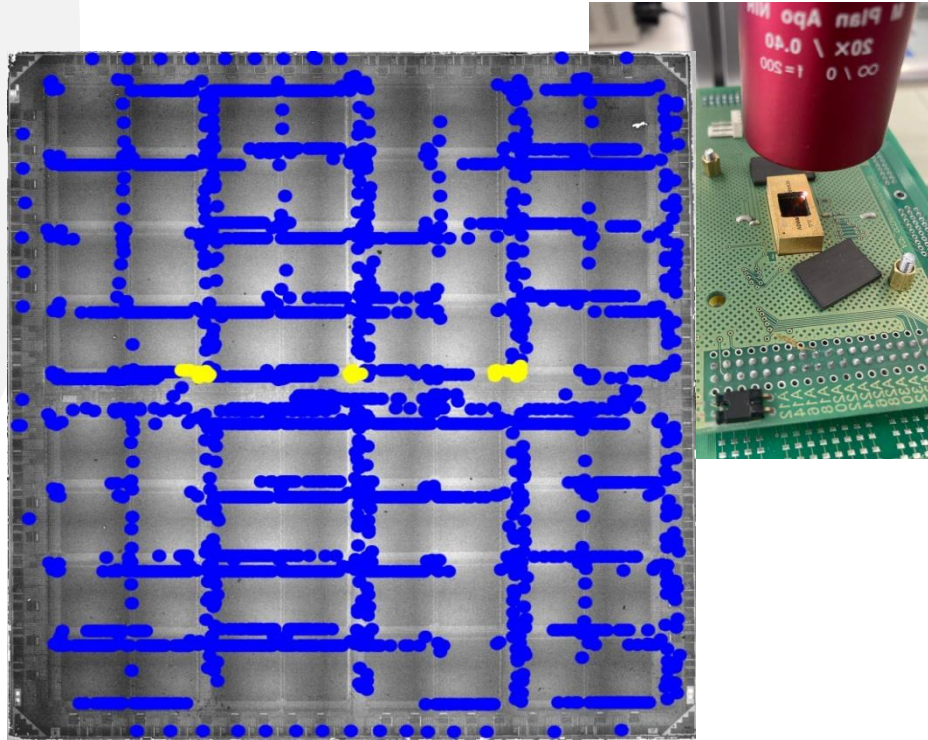
~75% - парировано по току потребления

~5% - по контролю функционирования

~20% (до ~ 200 ТЭ) - не парировано



# Пример локализации ТЭ в ходе проверки эффективности схемы защиты от ТЭ для MRAM емкостью 64 Мбит (ф. Orbita).



- ❑ Пороговые ЛПЭ ТЭ (КО)  $\approx 7 \text{ МэВ}\cdot\text{см}^2/\text{мг}$  (Ионы)
- ❑ Сечение насыщения ТЭ  $\leq 5\cdot 10^{-3} \text{ см}^2$  (Ионы)
- ❑ Сечение насыщения КО  $\leq 1\cdot 10^{-3} \text{ см}^2$  (Ионы,  $t_{\text{пар}} < 100 \text{ мс}$ )

**Применена комбинированная защита от ТЭ:**

- ❖ парирование ТЭ по току 100 мА за 100 мкс
- ❖ сеансный режим 3 мс включено / 3 мс выключено

**Возможность КО при ТЭ сохраняется**

Сечение насыщения КО

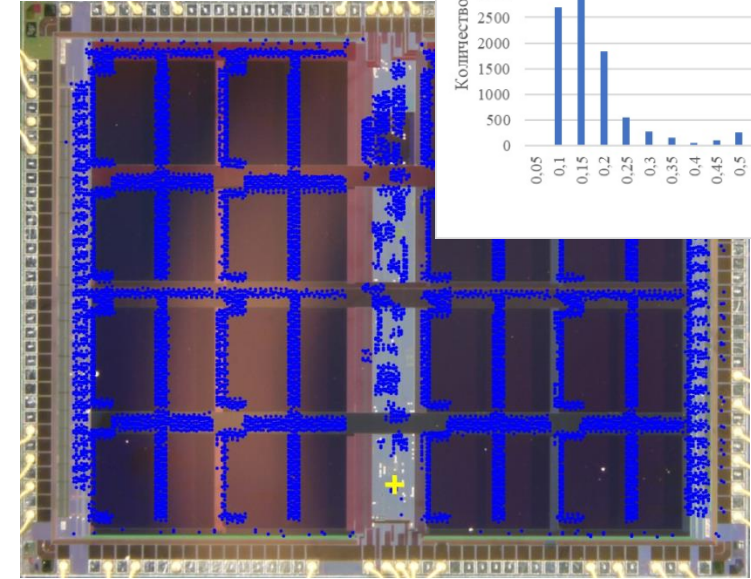
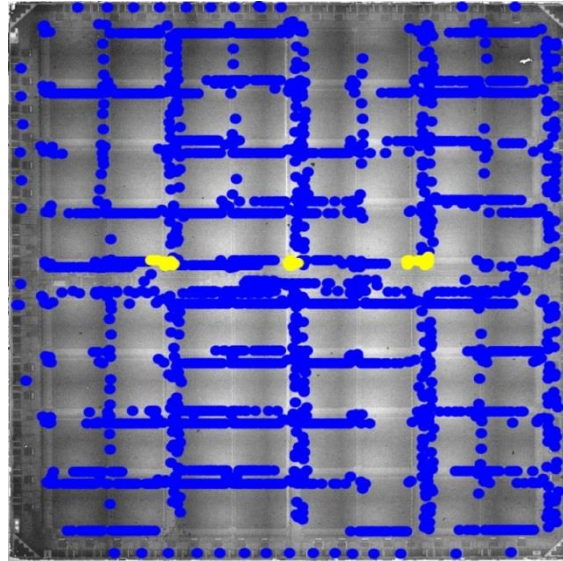
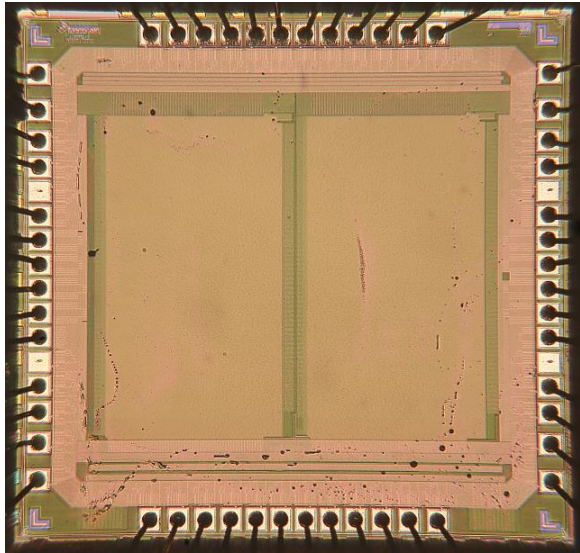
$\leq 6,6\cdot 10^{-5} \text{ см}^2$  (Лазер,  $100 \text{ мкс} < t_{\text{пар}} < 3 \text{ мс}$ )

**Дополнительные испытания микросхемы на ускорителе ионов позволили снизить верхнюю консервативную оценку сечения насыщения КО.**

❑  $\leq 5,7\cdot 10^{-6} \text{ см}^2$  (Ионы,  $100 \text{ мкс} < t_{\text{пар}} < 3 \text{ мс}$ )

Результат локализации ТЭ с КО на лазерном испытательном стенде: три области размером не более 150 x 300 мкм.

# Кристаллы MRAM памяти, которые «попадались» в MRAM ф. Orbita.



Freescale/2007/CONDOR/M35M  
(128Kx8)  
 $L_{th}(SEL) > 60 \text{ МэВ} \cdot \text{см}^2/\text{мг}$

EVERSPIN/2009/LYNX  
(2M x 8)  
 $L_{th}(SEL) \approx 7 \text{ МэВ} \cdot \text{см}^2/\text{мг}$   
При ТЭ может возникать  
быстрый КО (<100 мс)

Freescale/2008/PANTHER 2ED/L72W  
(4M x 8)  
 $L_{th}(SEL) \approx 6 \text{ МэВ} \cdot \text{см}^2/\text{мг}$   
КО при выдержке 40 с в ТЭ ( $I_{cc.org} = 2 \text{ A}$ )  
КО нет при выдержке 1 с ( $I_{cc.org} = 2 \text{ A}$ )  
КО нет при  $I_{cc.org} = 1 \text{ A}$ .

# Заключение. Выводы.

---

- ❑ Одиночный тиристорный эффект просто только на первый взгляд.
- ❑ Все микросхемы индивидуальны по свойствам паразитных просторных структур.
- ❑ Разработку схем парирования ТЭ рекомендуется проводить после изучения этих свойств, иначе есть риск «промахнуться».
- ❑ К проверке эффективности разработанных мер парирования ТЭ следует подходить с учетом известных особенностей проявления ТЭ в микросхеме.

Рекомендуется проведение экспериментальной проверки, что дает уверенность в том, что защита всегда сработает как планировалось.

# СПАСИБО ЗА ВНИМАНИЕ !



## **Яненко Андрей Викторович**

Кандидат технических наук

НИЯУ МИФИ - АО «ЭНПО СПЭЛС»

Консорциум «Доверенные и экстремальные электронные системы»

Контакты: [avyan@spels.ru](mailto:avyan@spels.ru)

Телефон:(495)984-67-44, доб.: 207

Факс.:(499)324-04-20

Мобильный:(916)228-97-13